

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-299494

(43)Date of publication of application : 24.10.2000

(51)Int.Cl.

H01L 33/00

(21)Application number : 11-108171

(71)Applicant : ROHM CO LTD

(22)Date of filing : 15.04.1999

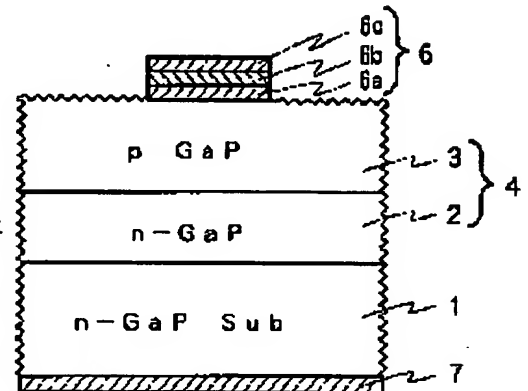
(72)Inventor : TSUTSUI TAKESHI  
OGURA KOTARO

## (54) MANUFACTURE OF SEMICONDUCTOR LIGHT EMITTING ELEMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide the manufacturing method of a semiconductor light emitting element having an electrode where satisfactory ohmic contact is given, diffusion of Ga and the like to an electrode surface is prevented and wire bonding property is improved, while conducting surface roughening for forming projecting and recessed parts at the periphery of a light emitting element chip.

**SOLUTION:** A semiconductor layer part 4 where the light emitting layers of an n-type layer 2 and a p-type layers 3, which are formed of GaP, are formed is grown sequentially and epitaxially. A p-side electrode 6 is partially formed on the surface of the semiconductor stack part 4, so that it is installed on a part of the surface area of respective chips and an n-side electrode 7 is formed at the back of a semiconductor substrate 1. A wafer is diced and is made into chips and the exposed surface of the semiconductor stack part 4 of the chip is roughened by hydrochloric acid. The p-side electrode 6 is formed by the three-layer structure of a contact metal layer 6a, which makes ohmic-contact with the GaP layer 3, an Mo layer 6b and a Au layer 6c. Then, surface roughening is executed by hydrochloric acid.



## LEGAL STATUS

[Date of request for examination]

27.02.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2000-299494  
(P2000-299494A)

(43)公開日 平成12年10月24日(2000.10.24)

(51)Int.Cl.

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

テームト(参考)

B 5 F 0 4 1

N

審査請求 未請求 請求項の数1 O L (全 5 頁)

(21)出願番号 特願平11-108171

(22)出願日 平成11年4月15日(1999.4.15)

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 筒井 毅

京都市右京区西院溝崎町21番地 ローム株式  
会社社内

(72)発明者 小倉 康太郎

京都市右京区西院溝崎町21番地 ローム株式  
会社社内

(74)代理人 100098464

弁理士 河村 洸

Fターム(参考) 5F041 AA43 CA02 CA37 CA49 CA53

CA63 CA74 CA76 CA82 CA85

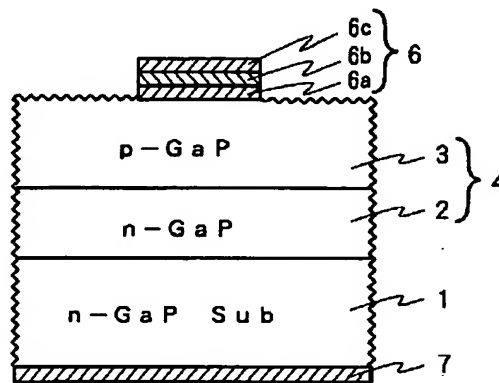
CA92 CB36 DA07

(54)【発明の名称】 半導体発光素子の製法

(57)【要約】

【課題】 発光素子チップの周囲に凸凹を形成する粗面処理をしながら、良好なオーミックコンタクトで、かつ、電極表面へのGaなどの拡散を防止してワイヤボンディング性を向上させ得る電極を有する半導体発光素子の製法を提供する。

【解決手段】 GaP基板1に、GaPからなるn形層2およびp形層3の発光層を形成する半導体積層部4を順次エピタキシャル成長する。そして、その半導体積層部4の表面にp側電極6を各チップの表面積の一部に設けられるように部分的に形成し、半導体基板1の裏面にn側電極7を形成する。さらに、ウェハをダイシングしてチップ化し、各チップの半導体積層部4の露出面を塩酸により粗面処理する。そして、このp側電極6をGaP層3とオーミックコンタクトするコンタクト金属層6aとMo層6bとAu層6cとの3層構造により形成し、前記粗面処理を塩酸により行うことを特徴とする。



- |          |             |
|----------|-------------|
| 1 GaP基板  | 6a コンタクト金属層 |
| 2 n形GaP層 | 6b Mo層      |
| 3 p形GaP層 | 6c Au層      |
| 4 半導体積層部 | 7 n側電極      |
| 6 p側電極   |             |

1

## 【特許請求の範囲】

【請求項1】 GaP基板からなるウェハの表面に、GaPからなるn形層およびp形層を含み発光層を形成する半導体積層部をエピタキシャル成長し、前記半導体積層部の表面に一方の電極を各チップの表面積の一部に設けられるように部分的に形成し、前記半導体基板の裏面に他方の電極を形成し、前記ウェハをダイシングしてチップ化し、各チップの半導体の露出面を粗面処理する半導体発光素子の製法であって、前記一方の電極をGaP層とオーミックコンタクトするコンタクトメタル層とMo層とAu層との3層構造により形成し、前記粗面処理を塩酸により行うことを特徴とする半導体発光素子の製法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、GaP化合物半導体を用いた緑色系の半導体発光素子の製法に関する。さらに詳しくは、半導体チップの周囲をウェットエッチングにより粗面処理をすることにより外部微分量子効率を向上させながら、電極が処理液により侵されないで、かつ、半導体層とのオーミックコンタクトとワイヤボンディング性を充分に保持した電極を有する半導体発光素子の製法に関する。

## 【0002】

【従来の技術】従来のGaP化合物半導体を用いた半導体発光素子は、図2に示されるように、たとえばn形のGaPからなる半導体基板21上に、たとえばGaPからなるn形層22およびGaPからなるp形層23がそれぞれエピタキシャル成長され、その間のpn接合により発光層形成部24が形成されている。そして、その表面側の一部にAu-Be合金層26aと、Ti層26bと、Au層26cとからなるp側電極26、半導体基板21の裏面側にAu-Be合金層によりn側電極27がそれぞれ設けられ、ウェハからチップ化されている。この表面側のp側電極26が部分的に設けられる理由は、電極部分は光を遮断するため、表面側に取り出す光をできるだけ多くするために、電流をチップ内の全面に広げられる範囲でできるだけ狭い面積にするためである。また、3層構造で形成される理由は、第1層のAu-Be合金層26aは、GaP層とのオーミック接触を良好にするためのもので、真ん中のTi層26bは、第1層のAu-Be層と合金化したGaP層のGaが拡散により電極の表面に析出すると、ワイヤボンディングの接着力が低下するため、その拡散を防止するためのバリア層とするものである。また、表面の第3層のAu層26cは、金線などのワイヤボンディングをする際のワイヤとの密着性を向上させるために設けられている。

【0003】このチップ化後に、たとえば塩酸処理を行って、半導体層の露出面を凸凹の粗面にするこ

2

向上することが知られており、とくに外部微分量子効率を向上させたい場合に塩酸などのウェットエッチングにより粗面処理が行われることがある。

## 【0004】

【発明が解決しようとする課題】従来のGaP基板上にGaP層を成長し、チップ化後に半導体層の露出面を粗面処理する半導体発光素子は、前述のように、半導体積層部の表面および半導体基板の裏面に電極が形成された後にウェットエッチングにより粗面処理がなされる。これは、粗面化処理は各チップにダイシングをした後でなければ行うことができず、電極の形成はウェハの状態で行うことが能率的であること、半導体ウェハの状態で行うと、全面に粗面処理をしてから電極を形成すると、ワイヤボンディング時に電極の認識がしにくくワイヤボンディング特性を悪化させたり、接触面の抵抗が増大すること、などのためである。しかし、電極の形成後にウェットエッチングにより粗面処理を行うと、電極も処理液に浸漬されることになる。たとえば粗面処理を塩酸により行うと、前述の3層構造のp側電極26のうち真ん中のTi層26bが塩酸に侵されるという性質を有している。そのため、p側電極26の側面に露出するTi層26bが塩酸によりエッチングされるため、エッチングされないようにTi層26bを非常に薄くしなければならない。その結果、バリア層としての機能を充分に発揮することができず、ワイヤボンディング性が低下するという問題がある。

【0005】一方、半導体層の露出面を粗面にするのは、発光層で発光した光が発光素子チップの内部で全反射を繰り返して内部で吸収されるのを防止して、外部に光を取り出しやすくするためであり、その凹凸の深さにより反射率が変化し、外部微分量子効率大幅に変化する。そのため、粗面処理をする処理液を電極材料がエッチングされないような材料や濃度に調合して粗面処理を行うと、半導体層の露出する面の凹凸が最適な粗さにならず、充分に外部微分量子効率を向上させることができないという問題がある。

【0006】本発明は、このような状況に鑑みてなされたもので、発光素子チップの周囲に凸凹を形成する粗面処理をしながら、良好なオーミックコンタクトで、かつ、電極表面へのGaなどの拡散を防止してワイヤボンディング性を向上させることができる電極を有する半導体発光素子の製法を提供することを目的とする。

## 【0007】

【課題を解決するための手段】本発明による半導体発光素子の製法は、GaP基板からなるウェハの表面に、GaPからなるn形層およびp形層を含み発光層を形成する半導体積層部をエピタキシャル成長し、前記半導体積層部の表面に一方の電極を各チップの表面積の一部に設けられるように部分的に形成し、前記半導体基板の裏面に他方の電極を形成し、前記ウェハをダイシングしてチ

50

ップ化し、各チップの半導体の露出面を粗面処理する半導体発光素子の製法であって、前記一方の電極をGaP層とオーミックコンタクトするコンタクト金属層とMo層とAu層との3層構造により形成し、前記粗面処理を塩酸により行うことを特徴とする。

【0008】ここに粗面処理とは、半導体層の露出面に高低差で、たとえば0.1~3μm程度の凸凹を形成するような処理を意味する。また、コンタクト金属層とは、GaP層とオーミックコンタクトが得られる金属層を意味し、たとえばAuとBe、Zn、Niのうちの少なくとも1種との合金を用いることができる。

【0009】この製法にすることにより、表面側の電極をコンタクト金属層とMo層と、Au層との3層構造により形成しているため、半導体層の表面を粗面処理する塩酸に対して、電極のいずれの層もエッチングされない。そのため、Mo層をたとえば100~3000Å程度の厚さに形成することができ、バリア層としてGaの拡散を完全に防止することができ、電極の表面を純粋なAu層で維持することができる。そのため、金線などのワイヤボンディングの結果の接着力を充分に確保することができ。

【0010】

【発明の実施の形態】本発明の半導体発光素子の製法は、図1にその一実施形態により製造した半導体発光素子チップ（以下、LEDチップという）の断面説明図が示されるように、GaP基板1に、GaPからなるn形層2およびp形層3の発光層を形成する半導体積層部4を順次エピタキシャル成長する。このエピタキシャル成長は、それぞれの層をたとえば10~100μm程度と厚く成長することが光の取出し効率が向上するため、液相エピタキシャル成長法により成長することが厚くて結晶性のよいGaP層を成長しやすく好ましい。そして、その半導体積層部4の表面に一方の電極（p側電極）6を各チップの表面積の一部に設けられるように部分的に形成し、半導体基板1の裏面に他方の電極（n側電極）7を形成する。さらに、ウェハをダイシングしてチップ化し、各チップの半導体積層部4の露出面を塩酸により粗面処理する。本発明では、このp側電極6をGaP層3とオーミックコンタクトするコンタクト金属層6aとMo層6bとAu層6cとの3層構造により形成し、前記粗面処理を塩酸により行うことを特徴とする。

【0011】GaP基板1にGaP層からなる発光層を形成する半導体積層部4を液相成長するには、たとえばn形ドーパントをドーピングしたGaPを溶解したn形のGa融液のポートの温度をたとえば900~1000℃程度にして、GaP基板1の一面を接触させながらGa融液の温度を徐々に下げることにより、GaP基板1上にn形のGaP層2が温度の低下と共に、順次エピタキシャル成長する。たとえば60~80μm程度の厚さ成長したら（成長温度が700~800℃程度になった

ら）、p形ドーパントであるZnを蒸発させてドーピングしながら成長を続け、同様にさらに温度を徐々に下げながらp形GaP層3を20~30μm程度成長する。なお、このn形層2およびp形層3は、それぞれキャリア濃度が $5 \times 10^{17} \sim 5 \times 10^{18} \text{ cm}^{-3}$ 程度になるように形成することが、発光効率を高く維持する点から好ましい。

【0012】この例では、発光層を形成する半導体積層部4が、n形GaP層2とp形GaP層3との単純な接合構造であったが、発光特性を向上させるため、n<sup>+</sup>形層、n<sup>-</sup>形層およびp形層の積層構造で構成したり、ヘテロ接合など他の構造にすることもできる。

【0013】その後、GaP基板1の裏面側を、CMP（Chemical Mechanical Polish）法により研磨し、LEDチップ全体の厚さが所定の厚さ、たとえば200~300μm程度になるように薄くする。この研削は、LEDチップの厚さに制限がなかったり、厚すぎない場合は行わなくてもよいが、GaP基板1は、余り結晶性がよくなく、光が減衰するため、このGaP基板1が薄くなると、表面側に液相成長した半導体積層部4の厚さが相対的に厚くなり、反射を繰り返してLEDチップの表面側に効率的に光を取り出すことができるため好ましい。

【0014】その後、真空蒸着などにより、p側電極6を形成する。このp形側電極6は、前述のようにコンタクト金属層6aと、Mo層6bと、Au層6cとの3層構造により形成する。コンタクト金属層6aは、GaP層とのオーミックコンタクトが得られる材料、たとえばAu-Be合金、Au-Be-Ni合金、Au-Zn合金、Au-Ni合金など、AuとBe、Zn、およびNiのいずれか少なくとも1種との合金により、500~3000Å程度の厚さに成膜される。Mo層6bは、GaP層のGaが拡散して表面側に析出するのを防止するためのバリア層とするもので、本発明では、Gaの拡散を防止すると共に、後述する塩酸による粗面処理により侵されない材料として選定されており、100~300Å程度の厚さに成膜されている。この程度の厚さ成膜されることにより、Gaの拡散を阻止するバリア層として充分に寄与する。Au層6cは、電極の表面に金線などがワイヤボンディングされる際に、充分に接着力が得られるように、ワイヤとの馴染みのよい材料であると共に、粗面処理の塩酸に対して強い材料という点から選定され、2000~12000Å程度の厚さに成膜されている。

【0015】これらの電極材料は、通常この半導体積層部4の表面側から発光した光が取り出されるため、その光を遮断しないように、できるだけ小さく、しかしチップ全体に電流を広げて効率よく発光させることができるように半導体積層部4の表面の一部に設けられる。この部分的に設ける方法としては、電極を形成する部分以外の表面にレジストマスクなどを設けてから真空蒸着など



【図1】

